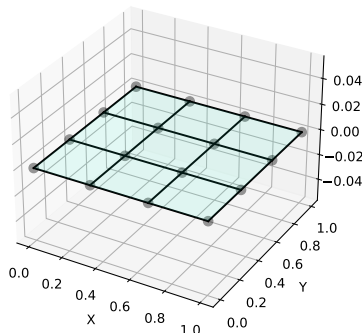


Modellierung und Verifizierung von 3D Network-on-Chip Benchmarks für den RatatoskrM3D Simulator

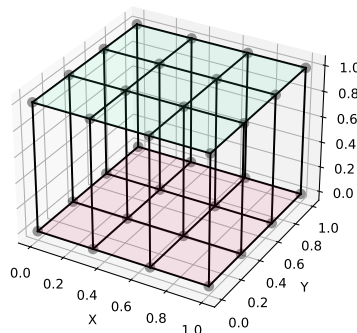
Forschungsprojekt oder Bachelor-/Masterarbeit

Forschungsgebiet

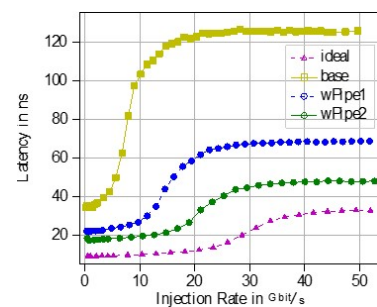
Network-on-Chips (NoC) sind in Multi-Core System-on-Chips (SoC) als Kommunikationsnetzwerk weit verbreitet und ersetzen die klassischen Busarchitekturen. NoCs sind vom Internet-Netzwerk inspiriert, das einen paketbasierten Nachrichtentransfer und Router zum Verbinden von Knotenpunkten nutzt. 3D System-on-Chips haben mehrere Vorteile, wie z. B. eine kleinere Chipfläche und kürzere Verbindungswege zwischen den Komponenten. Für diese Systeme können klassische 2D NoCs auf die dritte Dimension erweitert werden. Mit Hilfe von Simulatoren können die sich daraus ergebenden Herausforderungen und Grenzen untersucht und der Entwurfsraum schnell und einfach erkundet werden.



2D NoC



3D NoC



Simulationsergebnis

Forschungsthema und Arbeitshypothese

Der Student soll sich mit der Frage beschäftigen, wie die bestehenden Benchmarks für den an diesem Lehrstuhl entwickelten RatatoskrM3D-Simulator erweitert werden können, um realistischere Simulationsergebnisse zu erhalten. Zum einen soll der bestehende synthetische Benchmark so angepasst werden, dass er auch für heterogene 3D NoCs mit mehreren Taktdomänen geeignet ist. Darüber hinaus sind Simulationsergebnisse für das gleiche 3D NoC-Modell verfügbar, das mit anderen Simulatoren erstellt wurde. Basierend auf diesen Ergebnissen soll ein neuer ähnlicher Benchmark erstellt und die Ergebnisse der Simulatoren verglichen werden.

Arbeitsplan

- Synthetischen Benchmark für RatatoskrM3D anpassen
- Simulationsergebnisse von anderen Simulatoren auswerten
- Neuen Benchmark implementieren
- Vergleich der Ergebnisse

Fähigkeiten

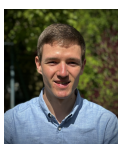
Erforderlich:

- Sehr gute Kenntnisse in C++17

Wünschenswert:

- Grundkenntnisse in SystemC
- Fortgeschrittenes Verständnis von NoCs

Kontakt



Max Tzschoppe
max.tzschoppe@ovgu.de
G03-313



27. August 2024